

SEARCH

SEARCH

INDEX

DETAIL

JAPANESE

1 / 1

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 05-243728

(43) Date of publication of application : 21.09.1993

(51) Int.Cl.

H05K 3/40
H05K 3/06
H05K 3/26

(21) Application number : 04-339929

(22) Date of filing : 21.12.1992

(71) Applicant : TOKUYAMA SODA CO LTD

(72) Inventor : KATOU SEIJI
SHIMAMOTO TOSHIJI
ITO JUNICHI

(30) Priority

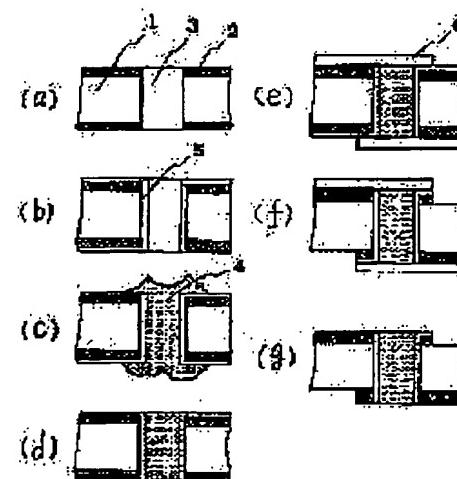
Priority number : 03346226 Priority date : 27.12.1991 Priority country : JP

(54) MANUFACTURE OF CIRCUIT BOARD

(57) Abstract:

PURPOSE: To provide the manufacture of a circuit board, in which wiring patterns formed on both sides of an insulating substrate improves the reliability of the circuit board electrically connected by a through hole and high-density wiring patterns can be formed.

CONSTITUTION: An insulating substrate having conductive layers on both sides electrically connected by a through hole formed by the provision of the conductive layers on the inner wall of a through hole is obtained by a method for (a) providing the through hole 3 in the insulating substrate 1 having the conductive layers 2 on both sides, (b) performing plating, etc., (c) the through hole 3 of the insulating substrate is filled with a hardenable conductive paste which is hardened so that a hardening body 4 is obtained, and (d) the surface constituted by the hardening body 4 and conductive layers is ground smoothly. Then, a circuit board is obtained, after a metallic deposit is further formed as occasion demands, by an ordinary method, e.g. by a method for (e) forming an etching resist layer 6 on the smoothed conductive layer surface, (f) thereafter performing etching, and (g) separating the etching resist.



LEGAL STATUS

[Date of request for examination] 27.03.1996

[Date of sending the examiner's decision of rejection] 02.04.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-243728

(43)公開日 平成5年(1993)9月21日

(51)Int.Cl.⁵
H 05 K 3/40
3/06
3/26

識別記号 庁内整理番号
K 7511-4E
A 6921-4E
7511-4E

F I

技術表示箇所

審査請求 未請求 請求項の数 2(全 6 頁)

(21)出願番号 特願平4-339929
(22)出願日 平成4年(1992)12月21日
(31)優先権主張番号 特願平3-346226
(32)優先日 平3(1991)12月27日
(33)優先権主張国 日本 (JP)

(71)出願人 000003182
徳山曹達株式会社
山口県徳山市御影町1番1号
(72)発明者 賀藤 誠司
山口県徳山市御影町1番1号 徳山曹達株
式会社内
(72)発明者 島本 敏次
山口県徳山市御影町1番1号 徳山曹達株
式会社内
(72)発明者 伊藤 順一
山口県徳山市御影町1番1号 徳山曹達株
式会社内

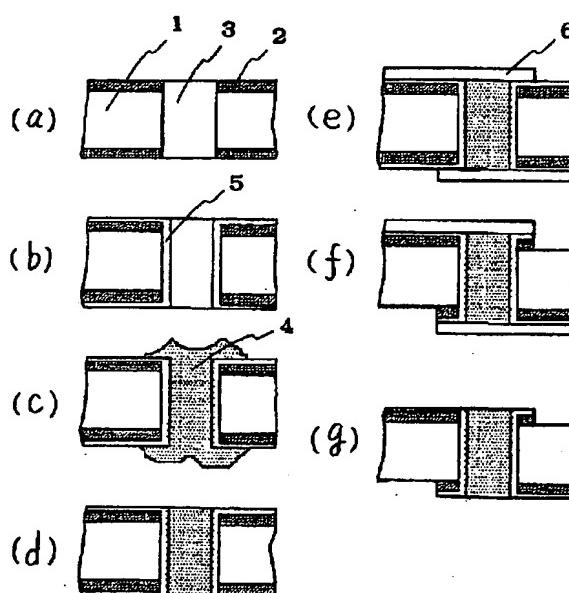
(54)【発明の名称】 回路基板の製造方法

(57)【要約】

【目的】絶縁基板の両面に形成された配線パターンがスルーホールにより電気的に接続された回路基板の信頼性を高めると共に、高密度の配線パターンを形成することが可能な回路基板の製造方法を提供する。

【構成】(a)両面に導電層2を有する絶縁基板1に貫通孔3を設け、(b)鍍金を行う等の方法によって得られる、貫通孔の内壁に導電層を設けて形成されたスルーホールによって電気的に接続された導電層を両面に有する絶縁性基板の、(c)該スルーホール3に硬化性導電ペーストを充填し、硬化して硬化体4を得、(d)該硬化体4と導電層とによって構成された面を平滑に研削し、必要により更に鍍金層を形成した後、(e)次いで、平滑化された導電層表面に、常法、例えば、エッチングレジスト層6を形成し、(f)その後、エッチングを行い、(g)エッチングレジストを剥離する方法により回路基板を得る。

図 I



【特許請求の範囲】

【請求項1】貫通孔の内壁に導電層を設けて形成されたスルーホールによって電気的に接続された導電層を両面に有する絶縁性基板の該スルーホールに、硬化性導電ペーストを充填して硬化した後、該絶縁基板表面に形成された導電層と硬化性導電ペーストの硬化体によって構成される面を平滑に研削し、次いで該導電層に配線パターンを形成することを特徴とする回路基板の製造方法。

【請求項2】貫通孔の内壁に導電層を設けて形成されたスルーホールによって電気的に接続された導電層を両面に有する絶縁性基板のスルーホールに硬化性導電ペーストを充填して硬化した後、該絶縁基板表面に形成された導電層と硬化性導電ペーストの硬化体によって構成される面を平滑に研削し、次いで該平滑化された表面に鍍金層を形成した後、配線パターンを形成することを特徴とする回路基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、スルーホールにより絶縁基板の両面に形成された配線パターンが電気的に接続された回路基板の新規な製造方法に関する。詳しくは、該スルーホールの信頼性が高く、且つ高密度の配線パターンを形成することが可能な回路基板の製造方法である。

【0002】

【従来の技術】従来、スルーホールを有する回路基板は、両面に導電層を有する絶縁基板にドリリングにより貫通孔を形成し、該貫通孔の内壁に化学鍍金・電気鍍金を施して導電層を形成した後、該絶縁基板の両面の導電層をエッチングして配線パターンを形成することによって製造するのが一般的である。ところが、上記の方法で形成されたスルーホールは、ホットオイル試験などに代表される熱履歴が与えられた場合、該スルーホール内部で断線が起こり易く、信頼性の面で劣るという欠点があった。上記信頼性を改良するため、スルーホールを含む配線パターンを形成した後、該スルーホールに銀ベーストを充填する方法が提案されている。

【0003】

【発明が解決しようとする問題点】しかしながら、上記した方法では、メッキによるスルーホールの形成及び配線パターンの形成後、銀ベーストの充填を行うため、銀ベーストのスルーホール周囲へのみ出しを避けることができず、一般には、該銀ベーストを充填する前に行う配線パターンの形成を、該スルーホール周辺に余裕を持たせて行う必要があった。そのため、かかる方法においては、得られる回路基板の配線密度を上げることができないという欠点があった。また、銀ベーストは、硬化後、基板表面上から突出してしまうため、絶縁樹脂によるオーバーコート層の厚みが不均一となったり、電子部品を実装する際に障害となったりする欠点をも有していた。

【0004】

【問題点を解決するための手段】本発明者らは、上記の問題を解決すべく鋭意研究を重ねた。その結果、貫通孔の内壁に導電層を設けて形成されたスルーホールによって電気的に接続された、配線パターンが形成されていない導電層を両面に有する絶縁性基板のスルーホールに硬化性導電ペーストを充填、硬化させ、次いで、基板表面上から突出した硬化性導電ペースト硬化体を研削して、該硬化体と導電層とによって構成される面を平滑化し、該平滑化された面上に配線パターンを形成することによって、導電ペーストの充填によるスルーホールの信頼性の向上を図ることができると共に、配線密度が向上した回路基板を簡便に製造し得ることを見い出し、本発明を完成するに至った。

【0005】即ち本発明は、貫通孔の内壁に導電層（以下、スルーホール用導電層ともいう）を設けて構成されたスルーホールによって電気的に接続された導電層（以下、パターン用導電層ともいう）を両面に有する絶縁性基板のスルーホールに硬化性導電ペーストを充填して硬化した後、該絶縁基板表面に形成された導電層と硬化性導電ペーストの硬化体によって構成される面を平滑に研削し、次いで、配線パターンを形成することを特徴とする回路基板の製造方法である。

【0006】本発明において、絶縁基板は特に制限されず、公知の材質、構造を有するものが制限無く使用される。代表的なものを例示すれば、紙基材-フェノール樹脂積層基板、紙基材-エポキシ樹脂積層基板、紙基材-ポリエステル樹脂積層基板、ガラス基材-エポキシ樹脂積層基板、紙基材-テフロン樹脂積層基板、ガラス基材-ポリイミド樹脂積層基板、ガラス基材-BT（ビスマレイミド-トリアジン）レジン樹脂積層基板、コンポジット樹脂基板等の合成樹脂基板や、ポリイミド樹脂、ポリエステル樹脂等のフレキシブル基板や、アルミニウム、鉄、ステンレス等の金属をエポキシ樹脂等で覆って絶縁処理した金属系絶縁基板、セラミックス基板等が挙げられる。

【0007】本発明において、上記の絶縁基板は両面にパターン用導電層を有する。このパターン用導電層の材質及び形成方法は、公知の方法が特に制限なく採用される。代表的な材質を例示すれば、銅、ニッケル等が挙げられる。また、形成方法は、上記材質の金属箔の張付け、鍍金等による方法が一般的である。

【0008】また、上記パターン用導電層の厚みについても特に制限されないが、一般には、5～70μmが適当である。

【0009】本発明において、パターン用導電層を電気的に接続するために、絶縁基板の内壁にスルーホール用導電層を形成してスルーホールが設けられる。該スルーホール用導電層の材質及びその形成方法は、特に制限されない。一般に、材質は、パターン用導電層と同様のも

のが使用される。また、形成方法として代表的なものを例示すれば、鍍金による方法が挙げられる。上記鍍金は、スルーホール内壁を無電解鍍金した後、電気鍍金を行いう方法が好ましい。また、該内壁に形成される導電層の厚みについても特に制限されないが、一般には、5～30 μmが適当である。

【0010】また、上記スルーホールの径は、特に制限されるものではなく、任意に設定することができる。一般に、硬化性導電ペーストを充填することが可能な程度の孔径以上、通常0.2 mm以上、好ましくは、0.3～2 mmとなるように調節すればよい。

【0011】本発明において、パターン用導電層に配線パターンを形成する前に、上記スルーホールに硬化性導電ペーストを充填して硬化させる。該硬化性導電ペーストとしては、金、銀、銅、ニッケル、鉛、カーボン等の導電材料とエポキシ樹脂、フェノール樹脂等の架橋性の熱硬化性樹脂とを、必要により有機溶剤と共に混合したもののが使用され、一般には、上記組成を有する公知の硬化性導電ペーストより選択して使用することができる。これらの硬化性導電ペーストは、エッチング液により実質的に溶解されない硬化体を与えるものが好適に使用される。

【0012】また、上記硬化性導電ペーストは、スルーホール抵抗をより低減させるために、硬化後の電気抵抗が、 $1 \times 10^{-2} \Omega \cdot \text{cm}$ 以下となるように、導電材料の選択、及び使用量を調節することが好ましい。通常、熱硬化性樹脂100容量部に対して、導電材料が100～2500容量部となる範囲より選択される。尚、上記導電材料の容量は、JIS K 2504に基づいて測定された見かけ密度の値を基準に算出したものである。

【0013】上記硬化性導電ペーストによる絶縁基板のスルーホールへの充填は、該硬化性導電ペーストがスルーホールの全空間を満たし、且つ絶縁基板上の導電層の両表面より若干、具体的には、0.1 mm以上、好ましくは、0.1～2 mm突出する程度に充填することが好ましい。硬化性導電ペーストの代表的な充填法を例示すれば、印刷法によって1回或いは複数回の塗布を行う方法、絶縁基板の表裏両面側から表裏一対のスキージで圧入する方法、ロールコーテー或いはカーテンコーテーによって充填し、余分のペーストをスキージで掻き取る方法等の手段が好適に用いられる。

【0014】また、スルーホールに充填された硬化性導電ペーストの硬化は、熱風炉、赤外線炉、遠赤外線炉、紫外線硬化炉、電子線硬化炉等の公知の硬化方法より、硬化性導電ペーストの硬化に適するものを適宜選んで硬化せねば良い。尚、硬化は、かかる段階で完全に行うことが好ましいが、場合によっては、後の研削が可能な程度に硬化を行い、研削後、或いは更に後の工程で完全硬化してもよい。

【0015】本発明において、硬化性導電ペーストを硬

化後、導電層及び硬化性導電ペーストの硬化体によって構成される表面を平滑に研削することが重要である。即ち、かかる研削により、スルーホールの周囲にはみ出した硬化性導電ペーストの硬化体が取り除かれるため、後工程である配線パターンの形成において、スルーホールのランド部を小さく、必要によっては、なくすることさえもできる。また、スルーホール部分とパターン用導電層とが平滑化されるため、エッチングレジストによるパターンの形成及びエッチングを精度良く行うことができる。従って、ファインパターンの形成を極めて有利に行うことができる。

【0016】本発明において、パターン用導電層及び硬化性導電ペーストによって構成される表面を平滑に研削する方法は、特に制限されないが、一般には、スラリー研磨、バフ研磨、スクラブ研磨等の方法が好適である。

【0017】本発明において、スルーホール部分を含む導電層の平滑化された面上に、鍍金層を形成することにより、より信頼性の高いスルーホールの形成を可能とすることができる。

【0018】上記鍍金層の形成法は、化学鍍金法或いは、電気鍍金法で行う方法が一般的である。また、該鍍金層の厚みは特に制限されないが、通常50 μm以下の厚みで、好ましくは5 μm～35 μm程度で行うのがよい。該鍍金層の形成で、スルーホールの信頼性が向上し、且つ、スルーホール上にも表面実装部品を直接半田付けとうにより接続することが可能となり、配線板の実装密度を極めて高くすることができる。

【0019】本発明において、スルーホール部分を含むパターン用導電層の平滑化された面上には、配線パターンが形成される。該配線パターンの形成方法は、エッチングレジストによりエッチングパターンを形成し、エッチングを行う方法が一般的である。ここで用いられるエッチングレジストはドライフィルム、レジストインク等が特に制限なく使用され、パターンのファイン度によって適宜選択して使用すれば良い。また、エッチングレジストパターンはエッチング法によってポジパターン或いはネガパターンを適宜採用すれば良い。例えば、テンディング法に代表されるエッチング法ではポジパターンを、半田剥離法、SES法に代表されるエッチング法ではネガパターンを採用すれば良い。

【0020】上記の方法で形成される配線パターンは、スルーホールの周囲にランド部を形成してもよいし、形成しなくてもよい。特に、ランド部を形成しない場合には、配線パターンの信頼性を維持したまま配線の高密度化が可能であり好ましい。

【0021】また、上記エッチングに使用するエッチング液は、塩化第二鉄エッチング液、塩化第二銅エッチング液、過硫酸アンモニウムエッティング液、過硫酸ナトリウムエッティング液、過硫酸カリウムエッティング液、過酸化水素／硫酸エッティング液、硫酸アンモニウム錯イオン

を主成分とするアルカリ性エッティング液等の公知のエッティング液より、適宜選択すれば良い。

【0022】本発明の方法において、上述した方法で配線パターンを形成した後、該配線パターン上に絶縁層を形成し、更に第2の配線パターンを形成することにより、多層の回路基板を製造することが可能である。

【0023】上記絶縁層の形成方法は、特に限定されず、公知の方法が制限なく採用される。一般にはドライフィルム、液状レジスト、ドライフィルム・液状レジスト併用等の種々の形態の硬化性絶縁樹脂を使用した方法が採用される。上記の方法で、絶縁層の形成にドライフィルムを用いると、絶縁樹脂層の厚み精度もよく、表・裏面同時に形成できるため、より効率的且つ高精度で絶縁層を形成することができる。また、該絶縁層の形成方法としては、印刷法、写真法等をファイン度によって適宜採用すればよい。

【0024】また、絶縁層上への第2の配線パターンの形成方法も、特に制限されるものではないが、前記電解メッキ及び／又は無電解メッキにより5～35μmの導電層を形成した後、前記したパターンの形成方法と同様にして配線パターンを形成するのが一般的である。

【0025】

【効果】本発明の方法によれば、スルーホールに硬化性導電ペーストが充填されるため、スルーホール部の信頼性が高い回路基板が得られる。また、絶縁基板の両面に有するパターン用導電層及び硬化性導電ペーストの硬化体によって構成される平滑な面に、配線パターンを形成するため、高精度な配線パターンを形成することができる。従って、ファインパターンの回路基板の製造において極めて有用である。

【0026】また、本発明において、絶縁基板上に形成された配線パターン上に絶縁層を介して第2の配線パターンを形成して、高密度化された回路基板とすることもできる。

【0027】しかも、絶縁基板上に形成される配線パターンは、特にランド部を設ける必要がないため、更に配線パターンの高密度化が可能である。

【0028】また、特に、上記平滑化された面上に鍍金層を形成することにより、スルーホール上に表面実装部品が接続可能で、しかも、スルーホールと配線パターンとの電気的接続をより確実に行うことが可能である。従って、部品実装密度が高く、配線密度の高い回路基板を製造することが可能であり、その工業的な意義は極めて大きい。

【0029】

【実施例】以下、本発明を具体的に説明するために実施例を示すが、本発明はこれらの実施例に限定されるものではない。

【0030】実施例1

図1に示す工程に従って回路基板の製造を実施した。即

10

ち、(a)両面に厚さ18μmの導電層2を有する絶縁基板1として、厚さ1.6mmのガラス基材エポキシ樹脂銅張り積層板を使用して、直径0.45mm、0.85mmの貫通孔3をドリル加工により作成した。(b)

ドリル加工後、導電層2及び貫通孔3の表面を、バフ研磨、超音波洗浄、高圧水洗の順に洗浄し、次いで触媒を付着させて化学銅鍍金を行った後、電気銅鍍金を行ってスルーホールを形成した。スルーホール内壁の銅鍍金厚は、合計で25μmとなるように調整し、その結果、スルーホールの内径はそれぞれ0.4mm、0.8mmとなっ

た。

【0031】(c)該スルーホール3に硬化性導電ペーストとして、市販の熱硬化性銀ベースト(株)社製PS-652をスクリーン印刷法により充填し、熱風乾燥炉で80°C、4時間、150°C、2時間の条件で乾燥、硬化して硬化体4を得た。(d)次に320番及び600番のバフを順次使用して、硬化体4の突出した面を研削し、該硬化体とパターン用導電層とによって構成された面を平滑化した。

【0032】(e)次いで平滑化された導電層表面に、エッティングレジスト6としてドライフィルム(ハイキュレス(株)社製「アクアマーCF」1.5m i 1)をラミネートし、露光して配線パターンに対応するエッティングボジパターンを形成した。(f)その後、塩化第2銅エッティング液でエッティングを行い、(g)エッティングレジストを剥離して回路基板を得た。

【0033】形成された回路基板のスルーホールの抵抗値(1スルーホール当たりの平均値)は、該スルーホールに表裏で接続する配線パターン間の抵抗を4端子測定法により測定した。その結果、それぞれ、直径0.4mmについて2.5mΩ、0.8mmについて2.2mΩであり、銀ベーストを充填する前のスルーホールの抵抗値と、同等以上の良好な抵抗値を示した。

【0034】また、上記回路基板について、20°C、20秒～260°C、5秒をシリコンオイル浴で繰り返すホットオイル試験を行ったところ、繰り返し回数1000回後のスルーホール抵抗値の変化率はほとんど変化がなく直径0.4mmについては+8.1%、0.8mmについては+7.4%であった。

【0035】実施例2

実施例1において、スルーホール形成後、銀ベーストの代わりに銅ベーストを充填する以外は、同様にして回路基板を製造した。形成されたスルーホールの抵抗値を実施例1と同様に測定した結果、実施例1とほぼ同等の値を示した。

【0036】その後、20°C、20秒～260°C、5秒をシリコンオイル浴で繰り返すホットオイル試験を行ったところ、繰り返し回数1000回後のスルーホール抵抗値の変化率はほとんど変化がなく直径0.4mmについては+8.4%、0.8mmについては+6.9%で

50

あった。

【0037】実施例3

図2に示す工程に従って回路基板の製造を実施した。即ち、(a)両面に厚さ $1.8\mu\text{m}$ の導電層2を有する絶縁基板1として、厚さ 1.6mm のガラス基材エポキシ樹脂銅張り積層板を使用し、直径 0.45mm 、 0.85mm の貫通孔3をドリル加工により作成した。(b)ドリル加工後、導電層2及び貫通孔3の表面を、バフ研磨、超音波洗浄、高圧水洗の順に洗浄し、次いで触媒を付着させて化学銅鍍金を行った後、電気銅鍍金を行ってスルーホールを形成した。スルーホール内壁の銅鍍金厚は、合計で $25\mu\text{m}$ となるように調整し、その結果、スルーホールの内径はそれぞれ 0.4mm 、 0.8mm となつた。

【0038】(c)該スルーホール3に硬化性導電ペースト4として、市販の熱硬化性銀ベースト(徳力化研(株)社製PS-652)をスクリーン印刷法により充填した。該銀ベーストを熱風乾燥炉で 80°C 、4時間、 150°C 、2時間の条件で乾燥、硬化して硬化体4を得た。(d)次に320番及び600番のバフを順次使用して、硬化した銀ベーストの硬化体が突出した面を研削し、該硬化体とパターン用導電層とによって構成される面を平滑化した。

【0039】(e)次いで、スルーホール部分を含む平滑化された導電層表面に電気銅鍍金を施した。鍍金浴は日本シェーリング(株)社製のカバラシドGSを使用し、電流密度 $2\text{A}/\text{dm}^2$ の条件で厚み $10\mu\text{m}$ の鍍金層7を形成した。

【0040】(f)上記鍍金層7の表面に、エッチングレジスト6としてドライフィルム(ハーキュレス(株)社製「アクアマーCF」 1.5mil)をラミネートし、露光して配線パターンに対応するエッチングポジパターンを形成した。

【0041】(g)その後、塩化第2銅エッチング液でエッチングを行い、(h)エッチングレジストを剥離することによって回路基板を得た。

【0042】得られた回路基板のスルーホールの抵抗値(1スルーホール当たりの平均値)は、該スルーホールに表裏で接続する配線パターン間の抵抗を4端子測定法により測定したものであり、それぞれ、 0.4mm について $2.1\text{m}\Omega$ 、 0.8mm について $1.8\text{m}\Omega$ であった。

【0043】また、 20°C 、 $20\text{秒}\cdot260^\circ\text{C}$ 、5秒をシリコンオイル浴で繰り返すホットオイル試験を行ったところ、繰り返し回数1000回後のスルーホール抵抗値の変化率はほとんど変化がなく、直径 0.4mm については $+3.3\%$ 、 0.8mm については $+3.1\%$ で

あった。

【0044】また、上記方法によって形成された回路基板のスルーホール上には、図3に示すように、ソルダーレジスト8による回路の被覆を行った後、電子部品10を半田9により、直接搭載することが可能であり、実装密度の高い回路基板を得ることができる。

【0045】これに対して、従来の回路基板は、図4に示すように、導鍍金スルーホール11を避けて表面実装部品を実装する必要があり、実装密度を上げることができなかった。

【0046】また、実施例3において、図5に示すようにスルーホールの周辺にランド部を設けることなく、回路基板を製造した結果、実施例3で得られた回路基板と同様の特性を有する回路基板が得られた。

【0047】比較例1

実施例1において、工程(c)の及び工程(d)を行うことなく、即ち、硬化性導電ペーストの充填・硬化・研磨を行わない以外は実施例1と全く同様にして、配線パターンを形成した。その後、 20°C 、 $20\text{秒}\cdot260^\circ\text{C}$ 、5秒をシリコンオイル浴で繰り返すホットオイル試験を行ったところ、直径 0.4mm については繰り返し回数234回目で、直径 0.8mm については繰り返し回数523回目で断線が起きた。

【図面の簡単な説明】

【図1】図1は、本発明の方法の代表的な態様を示す工程図である。

【図2】図2は、本発明の方法の代表的な態様を示す工程図である。

【図3】図3は、本発明の方法における代表的な表面実装部品実装時の断面図である。

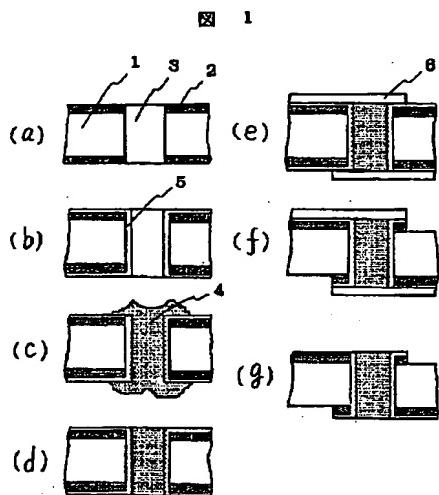
【図4】図4は、従来の回路基板の表面実装部品実装時の断面図である。

【図5】図5は、本発明の方法の代表的な態様を示す工程図である。

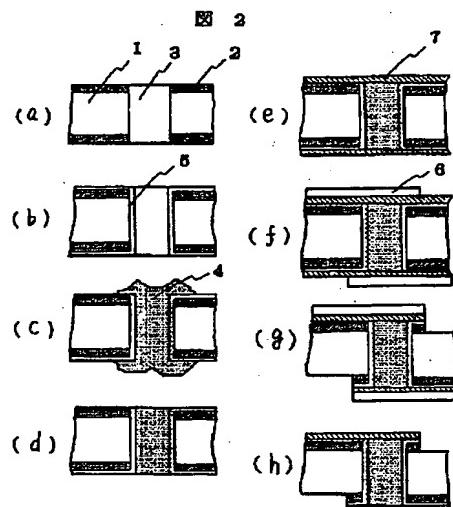
【符号の説明】

- 1 絶縁基板
- 2 導電層
- 3 貫通孔
- 4 硬化性導電ペーストの硬化体
- 5 鍍金による導電層
- 6 エッチングレジスト
- 7 鍍金層
- 8 ソルダーレジスト
- 9 半田層
- 10 表面実装部品
- 11 銅鍍金スルーホール

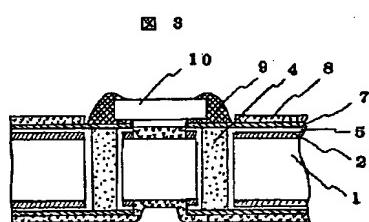
【図1】



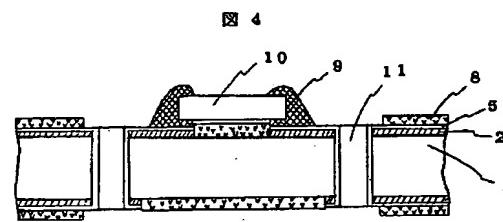
【図2】



【図3】



【図4】



【図5】

